

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-368949

(43)Date of publication of application : 20.12.2002

(51)Int.Cl.

H04N 1/028
 G06T 1/00
 H01L 25/10
 H01L 25/11
 H01L 25/18
 H01L 27/14
 H01L 31/02
 H04N 5/335

(21)Application number : 2001-153591

(71)Applicant : KINGPAK TECHNOLOGY INC

(22)Date of filing : 23.05.2001

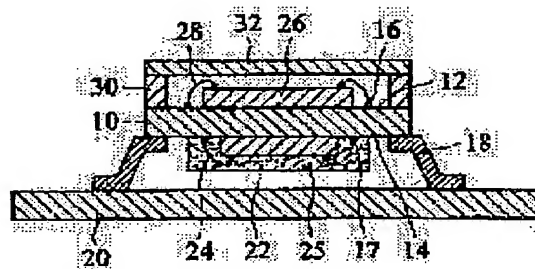
(72)Inventor : TO SHUBUN
 CHEN WEN-CHUAN
 HE MENG-NAN
 CHEN LI-HUAN
 YO DAIKA
 KO ENTEI
 KYU EISEI
 GO SHISEI

(54) STACKED PACKAGE STRUCTURE FOR IMAGE SENSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a stacked package structure for an image sensor.

SOLUTION: The stacked package structure for the image sensor to be electrically connected to a printed circuit board has a printed circuit board, an integrated circuit and an image sensing chip. The board has a 1st side on which a signal input terminal is formed and a 2nd side on which a signal input terminal and a signal output terminal are formed, and is connected electrically to the printed circuit board. The image sensing chip is electrically connected to the signal input terminal that is placed on the integrated circuit and formed on the board. The integrated circuit is electrically connected to the signal output terminal placed on the 2nd side of the board and formed on the 2nd side of the board. Then a transparent layer covers the image sensing chip, which receives an image signal via the transparent layer and converts the signal into an electric signal transmitted to the board.



LEGAL STATUS

[Date of request for examination]

23.05.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3502062

[Date of registration] 12.12.2003

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

3 / 3

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-368949

(P2002-368949A)

(43) 公開日 平成14年12月20日 (2002. 12. 20)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 4 N 1/028		H 0 4 N 1/028	Z 4 M 1 1 8
G 0 6 T 1/00	4 2 0	G 0 6 T 1/00	4 2 0 G 5 B 0 4 7
H 0 1 L 25/10		H 0 4 N 5/335	V 5 C 0 2 4
25/11		H 0 1 L 27/14	D 5 C 0 5 1
25/18		31/02	B 5 F 0 8 8

審査請求 有 請求項の数 4 O L (全 5 頁) 最終頁に続く

(21) 出願番号 特願2001-153591(P2001-153591)

(22) 出願日 平成13年 5 月 23 日 (2001. 5. 23)

(71) 出願人 501204558

勝開科技股▲ふん▼有限公司

台湾新竹縣竹北市泰和路84號

(72) 発明者 杜 修文

台湾新竹縣竹北市泰和路84號

(74) 代理人 100082304

弁理士 竹本 松司 (外 5 名)

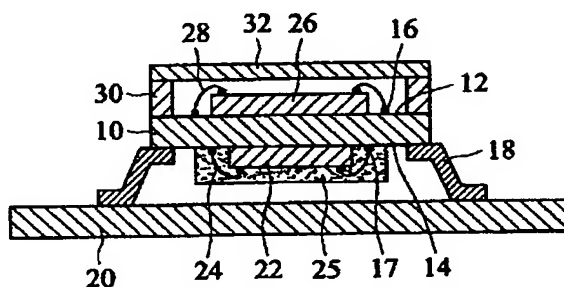
最終頁に続く

(54) 【発明の名称】 イメージセンサのスタックパッケージ構造

(57) 【要約】

【課題】 イメージセンサのスタックパッケージ構造の提供。

【解決手段】 プリント基板に電氣的に連結するためのイメージセンサのスタックパッケージ構造は、基板と、集積回路と、イメージセンシングチップを有する。該基板は信号入力端子が形成された第1表面と、信号入力端子と信号出力端子が形成された第2表面を有し、電氣的にプリント基板に連結される。該イメージセンシングチップは集積回路の上に位置して基板上に形成された信号入力端子と電氣的に連結される。該集積回路は基板の第2表面に配置されて基板の第2表面に形成された信号出力端子に電氣的に連結される。そして透明層がイメージセンシングチップを被覆し、イメージセンシングチップが該透明層を介してイメージ信号を受け取り、基板に伝送される電気信号に変換する。



FP04-0066-
00w0-HP
04.7.20
SEARCH REPORT

【特許請求の範囲】

【請求項1】 イメージセンサをプリント基板に電氣的に連結するスタックパッケージ構造において、信号入力端子が形成された第1表面と、信号入力端子とプリント基板に電氣的に連結される信号出力端子が形成された、基板と、該基板の第1表面上に配置されて基板の第1表面の信号入力端子に電氣的に連結された、イメージセンシングチップと、該基板の第2表面上に配置されて該基板の第2表面の信号入力端子に電氣的に連結された、集積回路と、透明層とされ、該イメージセンシングチップの上を被覆し、該イメージセンシングチップが該透明層を介してイメージ信号を受け取り、基板に伝送される電気信号に変換する、上記透明層と、を具えたことを特徴とする、イメージセンサのスタックパッケージ構造。

【請求項2】 前記集積回路が信号処理ユニットとされたことを特徴とする、請求項1に記載のイメージセンサのスタックパッケージ構造。

【請求項3】 前記集積回路が基板の第2表面の信号入力端子にフリップチップ方式で電氣的に連結されたことを特徴とする、請求項1に記載のイメージセンサのスタックパッケージ構造。

【請求項4】 前記基板の第1表面に投射構造が形成されて透明層が投射構造の上に配置されたことを特徴とする、請求項1に記載のイメージセンサのスタックパッケージ構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はイメージセンサのスタックパッケージ構造に係り、特に、そのうち異なる機能を有する集積回路及びイメージセンシングチップがパッケージボデー中にパッケージされて、パッケージ基板の数を減少でき、及び異なる機能を有する集積回路及びイメージセンシングチップを一体にパッケージした構造に関する。

【0002】

【従来の技術】一般にセンサは信号の検出に用いられ、それは光学或いはオーディオ信号とされうる。本発明のセンサはイメージ信号を受け取り、及びイメージ信号をプリント基板に伝送する電気信号に変換する。

【0003】一般にイメージセンサはイメージ信号を受け取りイメージ信号ををプリント基板に伝送する電気信号に変換する。イメージセンサはそれから電氣的に他の集積回路に連結されて必要な機能を有する。例えば、イメージセンサはイメージセンサの発生した信号を処理するデジタル信号プロセッサに電氣的に接続される。さらに、イメージセンサはまた、マイクロコントローラ、中央処理装置、或いはその他の回路に連結されて、必要

な機能を有する。

【0004】しかし、伝統的なイメージセンサはパッケージされ、イメージセンサに対応する集積回路はイメージセンサとは別にパッケージされる必要がある。そして、パッケージされたイメージセンサ及び各種の信号処理ユニットは電氣的にプリント基板に連結される。その後、イメージセンサが電氣的に信号処理ユニットに、複数の配線によりそれぞれ連結される。ゆえに、個別に各信号処理ユニットとイメージセンサをパッケージするためには、複数の基板とパッケージボデーを使用する必要があり、このため製造コストが増した。さらに、プリント基板の必要エリアは各信号処理ユニットをプリント基板上に取り付ける時に信号処理ユニットより大きくなければならず、このため製品を小型化、薄型化、及び軽量化することができなかった。

【0005】上述の問題を解決するため、本発明ではイメージセンサのスタックパッケージ構造を提供して従来のイメージセンサによりもたらされる欠点を解決する。

【0006】

20 【発明が解決しようとする課題】ゆえに、本発明の主要な目的は、イメージセンサのスタックパッケージ構造を提供し、パッケージ素子の数とパッケージコストを減少することにある。

【0007】本発明の別の目的は、イメージセンサのスタックパッケージ構造を提供し、製造プロセスを簡素化及び容易とすることにある。

【0008】本発明のさらに別の目的は、イメージセンサのスタックパッケージ構造を提供し、イメージセンシング製品のエリアを減少することにある。

30 【0009】本発明のさらにまた別の目的は、イメージセンサのスタックパッケージ構造を提供し、イメージセンシング製品のパッケージコスト及び試験コストを減少することにある。

【0010】

【課題を解決するための手段】請求項1の発明は、イメージセンサをプリント基板に電氣的に連結するスタックパッケージ構造において、信号入力端子が形成された第1表面と、信号入力端子とプリント基板に電氣的に連結される信号出力端子が形成された、基板と、該基板の第1表面上に配置されて基板の第1表面の信号入力端子に電氣的に連結された、イメージセンシングチップと、該基板の第2表面上に配置されて該基板の第2表面の信号入力端子に電氣的に連結された、集積回路と、透明層とされ、該イメージセンシングチップの上を被覆し、該イメージセンシングチップが該透明層を介してイメージ信号を受け取り、基板に伝送される電気信号に変換する、上記透明層と、を具えたことを特徴とする、イメージセンサのスタックパッケージ構造としている。請求項2の発明は、前記集積回路が信号処理ユニットとされたことを特徴とする、請求項1に記載のイメージセンサのスタ

ックパッケージ構造としている。請求項3の発明は、前記集積回路が基板の第2表面の信号入力端子にフリップチップ方式で電氣的に連結されたことを特徴とする、請求項1に記載のイメージセンサのスタックパッケージ構造としている。請求項4の発明は、前記基板の第1表面に投射構造が形成されて透明層が投射構造の上に配置されたことを特徴とする、請求項1に記載のイメージセンサのスタックパッケージ構造としている。

【0011】

【発明の実施の形態】本発明によると、プリント基板に電氣的に連結するためのイメージセンサのスタックパッケージ構造は、基板と、集積回路と、イメージセンシングチップを有する。該基板は信号入力端子が形成された第1表面と、信号入力端子と信号出力端子が形成された第2表面を有し、電氣的にプリント基板に連結される。該イメージセンシングチップは集積回路の上に位置して基板上に形成された信号入力端子と電氣的に連結される。該集積回路は基板の第2表面に配置されて基板の第2表面に形成された信号出力端子に電氣的に連結される。そして透明層がイメージセンシングチップを被覆し、イメージセンシングチップが該透明層を介してイメージ信号を受け取り、基板に伝送される電気信号に変換する。

【0012】こうして、イメージセンシング製品のイメージセンシングチップと集積回路が一体にパッケージされる。

【0013】

【実施例】図1に示されるように、イメージセンサのスタックパッケージ構造は、基板10、集積回路22、イメージセンシングチップ26、投射層30、透明層32を具えている。

【0014】基板10は第1表面12と第1表面12と反対の第2表面14を有する。基板10の第1表面12に信号入力端子16が形成されてイメージセンシングチップ26からの信号を基板10に伝送するのに供される。第2表面14に信号入力端子17が設けられて集積回路22からの信号を基板10に伝送するのに供され、第2表面14にさらに信号出力端子18が設けられ、該信号出力端子18は金属リードフレームとされてプリント基板20に電氣的に連結される。こうして、基板10からの信号がプリント基板20に伝送される。

【0015】集積回路22はデジタル信号プロセッサ、マイクロプロセッサ、CPU或いはそれに類似の信号処理ユニットとされる。集積回路22は基板10の第2表面14に取り付けられ基板10の第2表面14の信号入力端子17に、ワイヤボンディングされた複数のワイヤ24を介して電氣的に連結される。こうして、集積回路22は基板10に電氣的に連結される。モールド樹脂25が集積回路22上をシールして複数のワイヤ24を保護している。

【0016】イメージセンシングチップ26は基板10の第1表面12に配置され、基板10の第1表面12の信号入力端子16にワイヤボンディングされたワイヤ28を介して電氣的に連結される。これによりイメージセンシングチップ26が信号を基板10に伝送する。一方、集積回路22はデジタル信号プロセッサとされて、イメージセンシングチップ26からの信号を処理しプリント基板20に伝送する。

【0017】投射層30はフレーム構造とされ、基板10の第1表面12に取り付けられてイメージセンシングチップ26を包囲する。

【0018】透明層32は投射層30を被覆する透明ガラスとされて投射層30の上に配置されてイメージセンシングチップ26を被覆する。これによりイメージセンシングチップ26が透明層32を介してイメージ信号を受け取り、イメージ信号を基板10に送られる電気信号に変換する。

【0019】図2は本発明の第2実施例の断面図である。基板10の第2表面14にはキャビティー34が形成され、基板10の第2表面14の信号入力端子17に、ワイヤボンディングにより複数のワイヤ24を介して電氣的に連結される。モールド樹脂25が集積回路22の上を被覆して複数のワイヤ24を保護している。基板10の第2表面14の信号出力端子18はBGA形式に配置された金属ボールとされてプリント基板20に電氣的に連結される。

【0020】イメージセンシングチップ26は基板10の第1表面12上に配置され、基板10の第1表面12の信号入力端子16に、ワイヤボンディングにより複数のワイヤ24を介して電氣的に連結される。ゆえに、イメージセンシングチップ26は基板10に電氣的に連結され、信号を基板10に伝送する。

【0021】図3には、フリップチップタイプ方式で、基板10の第2表面14の信号入力端子17に電氣的に連結される金属接続ポイント36が形成された集積回路22のボンディングパッドが示されている。こうして集積回路22が基板10に電氣的に連結される。信号出力端子18はプリント基板20に電氣的に連結するためのBGA形式に配置された金属ボールとされる。

【0022】イメージセンシングチップ26は基板10の第1表面12上に配置され、基板10の信号入力端子16にワイヤボンディングによりワイヤ24で電氣的に連結される。これによりイメージセンシングチップ26は基板10に電氣的に連結されて信号を基板10に送る。

【0023】投射層30はフレーム構造とされ、基板10の第1表面12上に取り付けられてイメージセンシングチップ26を包囲する。

【0024】透明層32は透明ガラスとされ、投射層30の上に配置されてイメージセンシングチップ26を被覆する。これにより、イメージセンシングチップ26が

イメージ信号を透明層32を介して受け取り、基板10に伝送される電気信号に変換する。

【0025】

【発明の効果】以上により、本発明は以下のような優れた点を有する。

1. イメージセンシングチップ26と集積回路22が一体にパッケージされているため、基板10形成材料を減らすことができ、ゆえにイメージセンシング製品の製造コストを削減できる。

2. イメージセンシングチップ26と集積回路22が一体にパッケージされているため、イメージセンシング製品の区域を減少できる。

3. イメージセンシングチップ26と集積回路22が一体にパッケージされているため、ただ一つのパッケージボデーしかない。ゆえにただ一つの試験設備しか使用する必要がなく、試験コストも減少できる。

4. イメージセンシングチップ26と集積回路22が一体にパッケージされているため、二つのチップがたった一つのパッケージプロセスによりパッケージされる。ゆえにパッケージコストを有効に減少できる。

【0026】以上の説明は本発明の実施例に係るものであり、本発明の請求範囲を限定するものではなく、本発明に基づきなしうる細部の修飾或いは改変は、いずれも本発明の請求範囲に属するものとする。 *

*【図面の簡単な説明】

【図1】本発明の第1実施例によるイメージセンサのスタックパッケージ構造表示図である。

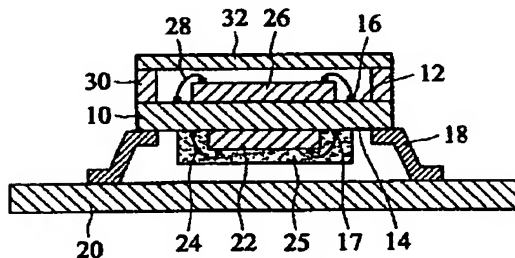
【図2】本発明の第2実施例によるイメージセンサのスタックパッケージ構造表示図である。

【図3】本発明の第3実施例によるイメージセンサのスタックパッケージ構造表示図である。

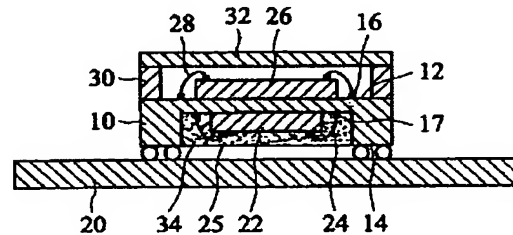
【符号の説明】

- 10 基板
- 22 集積回路
- 26 イメージセンシングチップ
- 30 投射層
- 32 透明層
- 12 第1表面
- 14 第2表面
- 16 信号入力端子
- 17 信号入力端子
- 18 信号出力端子
- 20 基板
- 24 ワイヤ
- 28 ワイヤ
- 32 透明層
- 30 投射層

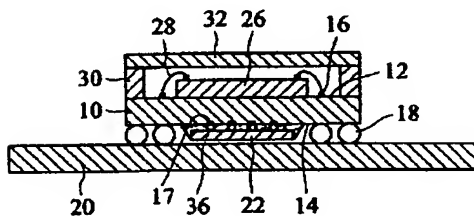
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.Cl.⁷ 識別記号
H01L 27/14
31/02
H04N 5/335

F I
H01L 25/14

テーマコード(参考)

Z

(72)発明者 陳 文銓
台湾新竹縣竹北市泰和路84號
(72)発明者 何 孟南
台湾新竹縣竹北市泰和路84號
(72)発明者 陳 立桓
台湾新竹縣竹北市泰和路84號
(72)発明者 葉 乃華
台湾新竹縣竹北市泰和路84號
(72)発明者 黃 謀程
台湾新竹縣竹北市泰和路84號
(72)発明者 邱 詠盛
台湾新竹縣竹北市泰和路84號

(72)発明者 吳 志成
台湾新竹縣竹北市泰和路84號
F ターム(参考) 4M118 AA10 AB01 BA04 HA02 HA21
HA25 HA30
5B047 BB01 BC01
5C024 CY47 EX21 EX24 EX25
5C051 AA01 BA02 DB01 DB04 DB05
DB06 DB07 DB35 DC01 DC07
DD01
5F088 BA16 BB03 EA04 EA16 JA10
KA08